

Adenda

Criterios académicos de adaptación del formato presencial al formato no presencial de la docencia motivados por la situación y evolución del COVID-19

TITULACIÓN	Grado en Ingeniería Informática
ASIGNATURA	Técnicas de Diseño de Computadores
CÓDIGO	21714037
COORDINACIÓN	Maria Angeles Cifredo Chacon
Nº DE CRÉDITOS	6.0

ACTIVIDADES FORMATIVAS CON SUS CRÉDITOS ECTS:		
ACTIVIDADES INICIALES DOCENCIA PRESENCIAL	Nº de horas	ACTIVIDADES FORMATIVAS PROPUESTAS DOCENCIA NO PRESENCIAL (A)
<p>Teoría:</p> <ul style="list-style-type: none"> - Clases magistrales asistidas con transparencias y ejemplos realizados durante la explicación: • Entorno de trabajo Vivado-Xilinx. Consideraciones y restricciones del diseño. Flujo de diseño con FPGAs. • Diseño e implementación de un procesador mediante lenguaje HDL con tecnología FPGA • Introducción al lenguaje de programación de hardware (VHDL) y a los dispositivos lógicos programables FPGAs. • Codiseño Hw/Sw basado en tecnología Xilinx Zynq • Procesadores SoftCores. Codiseño Hardware/Software. Repositorio Opencores. 	18.0	<ul style="list-style-type: none"> • Presentaciones de transparencias audio narradas. • Tutorías virtuales <p>Se ha eliminado el contenido teórico del capítulo 4: "Codiseño Hw/Sw basado en tecnología Xilinx Zynq"</p>
<p>Prácticas de taller/laboratorio:</p> <ul style="list-style-type: none"> - Prácticas de laboratorio sobre desarrollo de sistemas digitales usando VHDL y FPGA utilizando las placas de desarrollo basadas en FPGA Nexys4. - Prácticas de laboratorio sobre desarrollo de sistemas digitales embebidos basados en ApSoC utilizando las placas de desarrollo Zynq- Zybo. 	42.0	<ul style="list-style-type: none"> • Presentaciones de transparencias audio narradas para explicar cómo afrontar los proyectos a realizar. • Realización y entrega en plazos establecidos semanalmente de todos los proyectos incluidos en las prácticas presenciales. Se modifican las prácticas para sustituir todas las fases de verificación en placas de desarrollo por la realización de testbenches y su simulación el Simulador ISim del entorno Xilinx-Vivado. • Tutorías virtuales <p>Se ha eliminado el contenido práctico del capítulo 4: "Codiseño Hw/Sw basado en tecnología Xilinx Zynq" (No es posible trabajar esta tecnología mediante simuladores).</p> <p>La eliminación de este tema permite adaptar el ritmo de trabajo de los estudiantes con los restantes temas prácticos. El trabajo</p>

Código Seguro de verificación:KdEs/b/j18ZU27tcTKPBcw==. Permite la verificación de la integridad de una copia de este documento electrónico en la dirección: <https://verificarfirma.uca.es>
Este documento incorpora firma electrónica reconocida de acuerdo a la Ley 59/2003, de 19 de diciembre, de firma electrónica.

FIRMADO POR	VICTOR PEREZ FERNANDEZ	FECHA	04/05/2020
	JUAN JOSE DOMINGUEZ JIMENEZ		
ID. FIRMA	angus.uca.es	PÁGINA	1/2



KdEs/b/j18ZU27tcTKPBcw==

		no presencial y con simulador requiere de más tiempo por su parte.
--	--	--

SISTEMAS DE EVALUACIÓN DE ADQUISIÓN DE COMPETENCIAS			
SISTEMA INICIAL	Ponderación	SISTEMA UTILIZADO (B)	Ponderación
Evaluación continua mediante cuestionarios sobre teoría y práctica	40%	Evaluación continua mediante cuestionarios sobre teoría y práctica. Se reducirá el tiempo establecido para completar el cuestionario siendo de un minuto por pregunta.	40%
Examen final de la asignatura (60% de la nota final) que consistirá en el diseño, simulación, implementación y configuración de un proyecto mediante técnicas de diseño HDL y dispositivos configurables del tipo FPGA. Podrá incluir alguna pregunta de tipo teórica a entregar en papel. El examen se realizará individualmente por cada alumno en el laboratorio usado en la asignatura.	60%	Diseño y simulación de un proyecto mediante técnicas de diseño HDL y dispositivos configurables del tipo FPGA a realizar durante las últimas sesiones de prácticas. El proyecto deberá ser realizado individualmente y entregado a través del Campus Virtual. Posteriormente, se realizará un examen oral a cada estudiante mediante conferencia para que defienda su diseño y deberá resolver una serie de preguntas sobre su propio diseño.	40%
		Entregas semanales de los proyectos diseñados y simulados.	20%

TUTORIAS	Tutoría virtual mediante correo-electrónico, chat y videoconferencia bajo demanda.
REVISION DE CALIFICACIONES	Mediante correo-electrónico, chat y videoconferencia bajo demanda.

(A) Indicar:

- Si se han tenido que adaptar los contenidos
- En las asignaturas que requieran uso de laboratorio, campo de prácticas, taller o similares, la adaptación, si es posible, a la modalidad virtual.
- Las actividades formativas que se van a aplicar.
- Si existen cambios en la planificación y calendario de las actividades.
- Cualquier otra adaptación o situación de interés.

(B) Indicar:

- Modificaciones en la modalidad y contenido de la evaluación.
- Variaciones en la ponderación en los sistemas inicialmente propuestos si se mantienen.
- Ponderación de los nuevos sistemas de evaluación propuestos.

Código Seguro de verificación:KdEs/b/j18ZU27tcTKPBcw==. Permite la verificación de la integridad de una copia de este documento electrónico en la dirección: <https://verificarfirma.uca.es>
 Este documento incorpora firma electrónica reconocida de acuerdo a la Ley 59/2003, de 19 de diciembre, de firma electrónica.

FIRMADO POR	VICTOR PEREZ FERNANDEZ	FECHA	04/05/2020
	JUAN JOSE DOMINGUEZ JIMENEZ		
ID. FIRMA	angus.uca.es	PÁGINA	2/2
	KdEs/b/j18ZU27tcTKPBcw==		



KdEs/b/j18ZU27tcTKPBcw==